



プレスリリース
2010年3月17日
アヴネット ジャパン株式会社

アヴネット Virtex-6 FPGA DSP 開発キット 業界でもっとも広く使われる DSP 設計フローで DSP 設計を後押し

設計者は設計結果の質を比較し、製品リリースに向け最適な設計フローを選定可能

大手半導体商社アヴネット社(NYSE: AVT)の事業部門、アヴネット・エレクトロニクス・マーケティング(EM)は、ザイリンクス ターゲット デザイン プラットフォームの DSP 設計向けに、Virtex[®]-6 FPGA DSP 開発キットをリリースした。本キットは 2,995 ドル(日本での売価は未定)で販売を開始しており、即日ダウンロード可能な ISE[®] Design Suite: System Edition 11.4(デバイス限定バージョン)同梱により、開発者はすぐに設計を始められる。

無線、航空宇宙と防衛、計装・医用画像アプリケーション、およびその他の高度な演算を要するアプリケーション群は、その高性能システムに更なるデジタル信号処理能力と機能向上が求められている。この高機能への強い要求は、変わりゆく業界標準に対応する必要性とあいまって、より一層厳しいものになっているが、FPGA はこれらの問題に理想的なソリューションを提供する。シングルチップでテラ MAC/s の演算性能や、リプログラマビリティにより、つねに変化するマーケットでの差別化が可能だ。

この難題に取り組むため、アヴネットはザイリンクス社と初めての信号処理(DSP)開発キットを設計、リリースした。これは Virtex-6 FPGA デバイス、拡張性のある開発ボード、信号処理向け IP、ドキュメンテーションやケーブル類、ターゲット・リファレンスデザイン、設計の評価・修正・拡張に必要な DSP 開発ツールと一体化したものだ。信号処理設計者にとっては初めて、C/C++ といった言語や、MATLAB[®] / Simulink[®]ソフトウェアを使った高レベルの設計フローに対する RTL のメリットを比較し、製品リリースに向けて最適な設計フローを選定することが可能になる。Virtex-6 FPGA DSP キットは、最大 10 倍の生産性向上が見込まれ、信号処理に FPGA を使う際のエントリーモデルとなっている。これらトータルソリューションの要素を組み合わせることで、ユーザーは設計プロセスの始めから、自らの製品価値を生み出すための差別化部分に注力できる。

アヴネット・エレクトロニクス・マーケティング(EM)のグローバル・テクニカル・マーケティング担当バイス・プレジデント、Jim Beneke は、「Virtex-6 FPGA DSP キットの投入によって、アヴネットは初めてドメイン別のターゲット デザイン プラットフォームを提供します」と述べる。「このキットは、お客様が Virtex-6 FPGA ファミリーで信号処理中心の設計に関わるとき、異なるツールのフローと設計技術をすばやく身につける助けとなるでしょう」。

キットのキーとなる要素は、完全に整えられた Virtex-6 DSP ターゲット・リファレンスデザインだ。このデザインは、信号処理技術と Virtex-6 クラスのシグナルプロセッシング機能への設計フローを示すためのベースとなる。ユーザーは、最先端のデジタルアップコンバータ(DUC) / デジタルダウンコンバータ(DDC)用ターゲット



ト・リファレンスデザインにより、クロックオーバーサンプリング、時分割マルチプレクシング、高機能DSP48スライスを使ったシグナルプロセッシング性能やリソース使用の最適化といった、高度な技術の使い方を参照できる。また MathWorks 社の Simulink や MATLAB ベースの設計フローならば、アルゴリズム開発者が RTL を学ぶことなく、馴染み深いモデリング環境で DSP ハードウェア設計ができる。経験豊富な RTL 設計者には、高レベルのアルゴリズムモデルに対して機能的に正しいかどうかを比較する検証メソッドととも、ISE Design Suite と LogicCore™ DSP IP を使った効率的な DSP ハードウェア構築のための設計技術が提供される。

Virtex-6 DSP ターゲット・リファレンスデザインの主要な同梱物は下記のとおり。

- RTL と Simulink 用の設計ソースファイル
- トップレベルのシステム統合 RTL ソースファイル
- シミュレーション環境
- テストベンチ
- 実装環境
- デザイン合成用の完全なステップとパラメータ
- マップ、配置配線とタイミングクロージャ
- デザイン修正と統合のための推奨フローを含む、ターゲット・リファレンスデザイン・チュートリアル

ザイリンクス社のプラットフォームソリューション・アンド・サービス・マーケティング担当シニアディレクター、Tim Erjavec 氏は「Virtex-6 DSP 開発キットは、お客様が即座に設計を始められるよう、入手後すぐに使える利便性と、Virtex-6 FPGA テクノロジーで生産性を最大化する各種設計フローを選択できます」と述べている。「キットに含まれる DSP ターゲット・リファレンスデザインは、お客様のアプリケーション開発を加速するために、使いやすく再利用可能な設計インフラストラクチャをご提供します。またこれは、アヴネット社のように迅速にターゲット デザイン プラットフォームを展開できる業界リーダーと、ザイリンクスとのパートナーシップの好例です」。

キットの詳細仕様と購入情報は、Web で公開されている。

<http://www.avnet.co.jp/design/Kits/xilinx/AES-V6DSP-LX240T-G-J.asp>

製品および会社に関するビデオ(英語のみ)

<http://www.avnetondemand.com/components/channel/7/>

アヴネット ジャパンについて

アヴネット ジャパン株式会社は、米国アヴネット社の事業部門である、アヴネット・エレクトロニクス・マーケティング(EM)の日本法人。電子機器の相手先ブランド製品製造業(EOEM)、設計製造業(ODM)や受託製造サービス(EMS)プロバイダー向けに最先端メーカーの電子部品を販売する。また付加価値サービスとして、関連するサプライチェーン・マネジメント、販売サポート、技術設計、預託販売、プログラミング等を含むデザインチェーン・サービス、サプライチェーン・サービスを提供している。

アヴネット ジャパン ウェブサイト: <http://www.avnet.co.jp>



アヴネットについて

アヴネット社(NYSE:AVT)は、電子部品、コンピュータ製品およびエンベデッド・テクノロジーを販売する世界最大級の商社で、フォーチュン 500 社にも選ばれている。世界 70 カ国以上で、最先端テクノロジーのサプライヤーと 10 万を超える幅広いお客様を結び付け、付加価値の高いサービスとソリューションを提供することで、両者の成功を加速させている。本社は米国アリゾナ州フェニックス。2009 年 6 月期決算で、アヴネット社の収益は 162 億 3000 万ドル。

アヴネット ウェブサイト: <http://www.avnet.com>

■プレスリリースのお問い合わせ先

アヴネット ジャパン株式会社

マーケティング & コミュニケーション部 高橋 桃子

TEL: 03 (6894) 3749 Email: momoko.takahashi@avnet.com